

ΒΙΟΓΡΑΦΙΚΟ ΣΗΜΕΙΩΜΑ

1. ΠΡΟΣΩΠΙΚΑ ΣΤΟΙΧΕΙΑ

Όνοματεπώνυμο: Δόσης Μιχαήλ
Επάγγελμα: Διπλωματούχος Ηλεκτρολόγος Μηχανικός (ΕΜΠ-NTUA)
Τηλέφωνο επικ.: (+30) 24670 87266 (εσωτ. 2322)
E-mail: mdossis@yahoo.gr
dossis@kastoria.teikoz.gr
Web-site: <http://kastoria.teikoz.gr/~dossis/index.htm>

2. ΣΥΝΤΟΜΟ ΙΣΤΟΡΙΚΟ

Ο Μιχαήλ Φ. Δόσης

- Το 1984, στις Πανελλαδικές εξετάσεις, επέτυχε και εισήχθηκε στο τμήμα Ηλεκτρολόγων Μηχανικών, του Εθνικού Μετσόβιου Πολυτεχνείου, από όπου και αποφοίτησε την 4η Απριλίου 1990. Εκπόνησε την διπλωματική του εργασία στην περιοχή: “Ψηφιακά Συστήματα Επικοινωνιών” υπό την επίβλεψη του καθηγητή κ. Ε. Πρωτονοτάριου. Η εργασία βαθμολογήθηκε με 10 και κατά την εκπόνηση της αποκτήθηκε ειδίκευση και δεξιότητες στα Ολοκληρωμένα Κυκλώματα Πολύ Μεγάλης Κλίμακας Ολοκλήρωσης (VLSI ASICs), και στις Ψηφιακές Επικοινωνίες (ISDN).
- Από τον Ιούνιο του 1990 έως τον Ιούλιο του 1991 εργάστηκε ως τεχνικός προϊστάμενος στο τμήμα της τεχνικής υποστήριξης των Αυτόματων Βιοχημικών Αναλυτών της MEDICON ΕΛΛΑΣ Α.Ε., όπου απέκτησε δεξιότητες σε microprocessor-controlled robotic systems.
- Από τον Οκτώβριο του 1991 ως τον Οκτώβριο του 1994 εργάστηκε στην εκπόνηση της διδακτορικής του διατριβής (PhD), στο Department of Electronic and Electrical Engineering, στο πανεπιστήμιο του Bradford του Ηνωμένου Βασιλείου, με θέμα: “Applicability of Programming Code to Hardware Specification and Synthesis” – “Εφαρμοσιμότητα Κώδικα Προγράμματος στις Προδιαγραφές και Σύνθεση (Ψηφιακού) Υλικού”, με επιβλέποντα καθηγητή τον Dr James Noras.
- Κατά την διάρκεια της παραπάνω μελέτης (PhD) και επιπλέον (Νοέμβριος 1991 – Απρίλιος 1995), εργάστηκε σαν επιβλέπων διδακτικό προσωπικό στα εργαστήρια ηλεκτρονικής, προδιέγραψε και επέβλεψε πτυχιακές διπλωματικές εργασίες, και δίδαξε σε προπτυχιακά (Beng) και μεταπτυχιακά (Msc-Meng) μαθήματα του Electrical and Electronic Engineering του Πανεπιστημίου του Bradford του Ηνωμένου Βασιλείου (Senior Teaching Assistant με χρηματοδότηση από το PACE Teaching Company Scheme, Part-time lecturer στα γραφικά υπολογιστών χρησιμοποιώντας Borland C++, Lecturer στο DSP Processor Architectures του πτυχιακού έτους και μεταπτυχιακών Electrical and Electronics Engineering). Στην συνέχεια, επέκτεινε τα ερευνητικά του ενδιαφέροντα, δημοσιεύοντας τα αποτελέσματα της έρευνάς του σε έναν αριθμό από διεθνή αναγνωρισμένα συνέδρια.
- Από τον Μάιο του 1995 έως και τον Μάιο του 1996 εργάστηκε σαν Μεταδιδακτορικός Ερευνητής (post-doctoral research officer) στο Εργαστήριο Πληροφορικής του Πανεπιστημίου της Οξφόρδης (the University of Oxford, Computing Laboratory) του Ηνωμένου Βασιλείου. Η συγκεκριμένη έρευνα χρηματοδοτήθηκε από το Ευρωπαϊκό πρόγραμμα: OMI/HORN 7249 – “Highly Optimised Reusable Nucleus”. ESPRIT project. (περισσότερες πληροφορίες μπορούν να αναζητηθούν στο: <http://web.comlab.ox.ac.uk/oucl/research/grants/lr.html>). Παράλληλα με τις ερευνητικές δραστηριότητες σε Hardware Synthesis και Formal Methods, ανέπτυξε τμήμα του hardware compiler Handel και εργάστηκε σαν επιβλέπων διδακτικό προσωπικό στα εργαστήρια του τμήματος Engineering Science,

στο πτυχιακό έτος: VLSI-ASIC design course & lab, Oxford University, department of Engineering Science.

- Από τον Δεκέμβριο του 1996 έως τον Μάιο του 1998, εργάστηκε ως senior VLSI-ASIC design engineer στην LSI Logic Europe Ltd, στο Ηνωμένο Βασίλειο. Κατά την διάρκεια της εργασίας αυτής, ασχολήθηκε με την σχεδίαση embedded DSP microprocessor cores για χρήση σε VLSI προϊόντα, όπως επίσης και στο Set-Top-Box Group της ίδιας εταιρείας, στην σχεδίαση Αποκωδικοποιητών Video της επόμενης γενιάς (για την εποχή εκείνη), integrated MPEG video decoders.
- Από τον Ιούλιο του 1998 έως τον Ιούλιο του 1999, εργάστηκε ως senior VLSI-ASIC design engineer στην ARM Ltd, στο Ηνωμένο Βασίλειο. Κατά την διάρκεια της εργασίας αυτής, ασχολήθηκε με την σχεδίαση ASICs, με την χρήση embedded ARM processor cores σε προϊόντα της εταιρείας αυτής.
- Από τον Ιούνιο του 1999 έως τον Σεπτέμβριο του 1999, εργάστηκε ως senior VLSI design engineer στην Virata Ltd, Cambridge, στο Ηνωμένο Βασίλειο. Κατά την διάρκεια της εργασίας αυτής, ασχολήθηκε με τις προδιαγραφές και την σχεδίαση των telecom & network processors προϊόντων της εταιρείας αυτής.
- Από τον Ιούνιο του 2000 έως τον Ιούνιο του 2001, παρείχε τις υπηρεσίες του, ως ηλεκτρολόγος μηχανικός στην Διεύθυνση Αναπτυξιακών Προγραμμάτων στην εταιρεία Intracom A.E., δυνάμει συμβάσεως έργου. Κατά την διάρκεια της συμβάσεως αυτής ασχολήθηκε με την σύνταξη και υποβολή προτάσεων για Ευρωπαϊκή χρηματοδότηση ερευνητικών προγραμμάτων, μεταξύ των οποίων και το επιτυχές, χρηματοδοτούμενο από την Ευρωπαϊκή Ένωση ερευνητικό πρόγραμμα IST-ADRIATIC. Επίσης, ασχολήθηκε με το έργο σχεδίασης ολοκληρωμένων ψηφιακών συστημάτων για τηλεπικοινωνιακά προϊόντα.
- Από τον Ιούλιο του 2001 έως και Ιούλιο 2007 εργάστηκε, ως ηλεκτρολόγος μηχανικός (senior electronics engineer) στην Διεύθυνση Ευρυζωνικών Συστημάτων (Broadband Systems) στην εταιρεία Ίντρακομ Τηλεπικοινωνίας Α.Ε. Εκεί ασχολείται με τον προγραμματισμό και την ψηφιακή σχεδίαση ολοκληρωμένων κυκλωμάτων ειδικού σκοπού, πολύ μεγάλης κλίμακας ολοκλήρωσης και υλοποίησή των σε FPGAs και ASICs, τα οποία χρησιμοποιούνται σε τηλεπικοινωνιακά προϊόντα της εταιρείας αυτής. Παράλληλα ασχολείται και με μεθόδους και εργαλεία αυτόματης σχεδίασης ολοκληρωμένων ψηφιακών συστημάτων από κώδικα και προδιαγραφές πολύ υψηλού επιπέδου αφαίρεσης.
- Από τον Οκτώβριο 2005 έως Ιούλιο 2007 δίδασκε ως ωρομίσθιος καθηγητής (αυτοδύναμη διδασκαλία θεωρητικών και εργαστηριακών μαθημάτων) στην ανώτατη εκπαίδευση τα αντικείμενα “Οργάνωση και Αρχιτεκτονική Η/Υ” και “Σχεδίαση Ψηφιακών Συστημάτων”.
- Από τον Οκτώβριο 2007 έως και Οκτώβριο 2012 δίδασκε ως Επίκουρος Καθηγητής, στο ΤΕΙ Δυτικής Μακεδονίας, Παράρτημα Καστοριάς, Τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών τα αντικείμενα “Συνδυαστικά Ψηφιακά Ηλεκτρονικά”, “Ακολουθιακά Ψηφιακά Ηλεκτρονικά”, “Αρχιτεκτονική Υπολογιστών”, και “Προηγμένες Αρχιτεκτονικές”.
- Από τον Νοέμβριο 2012 έως και τον Ιούνιο 2017 δίδασκε ως Αναπληρωτής Καθηγητής, στο ΤΕΙ Δυτικής Μακεδονίας, Παράρτημα Καστοριάς, Τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών τα αντικείμενα “Συνδυαστικά Ψηφιακά Ηλεκτρονικά”, “Ακολουθιακά Ψηφιακά Ηλεκτρονικά”, “Αρχιτεκτονική Υπολογιστών”, “Προηγμένες Αρχιτεκτονικές”, Προγραμματισμός I & II (C & C++), “Σχεδιασμός Ενσωματωμένων Συστημάτων VLSI”, “Σχεδίαση Ψηφιακών Συστημάτων με VHDL”.
- Από τον Ιούλιο 2017 έως και σήμερα διδάσκει ως Καθηγητής, στο ΤΕΙ Δυτικής Μακεδονίας, Παράρτημα Καστοριάς, Τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών τα αντικείμενα “Συνδυαστικά Ψηφιακά Ηλεκτρονικά”, “Ακολουθιακά Ψηφιακά Ηλεκτρονικά”, “Αρχιτεκτονική

Υπολογιστών”, “Προηγμένες Αρχιτεκτονικές”, Προγραμματισμός I & II (C & C++), “Σχεδιασμός Ενσωματωμένων Συστημάτων VLSI”, “Σχεδίαση Ψηφιακών Συστημάτων με VHDL”.

3. ΧΡΟΝΟΛΟΓΙΚΟΣ ΠΙΝΑΚΑΣ ΣΠΟΥΔΩΝ

1984-1990	Παρακολούθηση προγράμματος σπουδών για το δίπλωμα Ηλεκτρολόγου Μηχανικού, στο Εθνικό Μετσόβιο Πολυτεχνείο.
4/1990	Απονομή Διπλώματος Ηλεκτρολόγου Μηχανικού του Εθνικού Μετσόβιου Πολυτεχνείου.
1991-1994	Εκπόνηση διδακτορικής διατριβής (PhD) στο Electrical and Electronic Engineering του Πανεπιστημίου του Bradford, του Ηνωμένου Βασιλείου.
3/12/1994	Απονομή διδακτορικού διπλώματος (PhD) από το πανεπιστήμιο του Bradford, του Ηνωμένου Βασιλείου.

4. ΕΠΙΣΤΗΜΟΝΙΚΑ ΕΝΔΙΑΦΕΡΟΝΤΑ

- Μέθοδοι σχεδίασης Ολοκληρωμένων Ψηφιακών Κυκλωμάτων Πολύ Μεγάλης Κλίμακας Ολοκλήρωσης, προσαρμοσμένα σε, και βελτιστοποιημένα για ειδικούς σκοπούς και εφαρμογές (VLSI-ASIC-SoC design methods). Ερευνητική δραστηριότητα τέτοιων ειδικών εφαρμογών περιλαμβάνει τις εφαρμογές Ψηφιακής Επεξεργασίας Σήματος.
- Αυτοματισμός σχεδίασης (Electronic Design Automation – E-CAD) για συστήματα ειδικού σκοπού και VLSI υλικό (hardware). Σύνθεση υλικού υψηλού επιπέδου (High-level Synthesis), συν-σχεδιασμός υλικού και λογισμικού (Hardware-software co-design). Εργαλεία για μεταφραστές λογισμικού & υλικού (software & hardware compilation tools). Γλώσσες προγραμματισμού, περιγραφής και προδιαγραφών υπολογιστικών συστημάτων και ψηφιακού υλικού (computer languages, Hardware/System Description & Design languages). Εργαλεία και τεχνολογία μεταφραστών των γλωσσών αυτών (tools and compiler technology for computer languages) σε άλλες γλώσσες διαφορετικού επιπέδου. Σύνθεση υψηλού επιπέδου και συν-σχεδίαση υλικού και λογισμικού.
- Αρχιτεκτονική υπολογιστών, μικρο-επεξεργαστών μικρο-ελεγκτών και συν-επεξεργαστών. Σχεδίαση και εφαρμογές ενσωματωμένων συστημάτων.
- Συστήματα σχεδίασης και εξομοίωσης ψηφιακών υπολογιστικών συστημάτων. Μαθηματικές μέθοδοι ανάλυσης, προδιαγραφών και σύνθεσης/σχεδιασμού ψηφιακού υλικού (Formal Methods for hardware design and synthesis).
- Τυπικές μέθοδοι (Formal Methods) και τεχνητή νοημοσύνη (Artificial Intelligence)
- Σχεδιασμός και υλοποίηση ενσωματωμένων συστημάτων (Embedded System Design) με πυρήνες επεξεργαστών όπως Intel, ARM, PowerPC, Microblaze, κλπ.

5. ΕΡΕΥΝΗΤΙΚΗ ΚΑΙ ΒΙΟΜΗΧΑΝΙΚΗ ΕΜΠΕΙΡΙΑ

- Η ερευνητική του δραστηριότητα άρχισε το 1990 με την εκπόνηση της διπλωματικής του εργασίας, το θέμα της οποίας ήταν η σχεδίαση και ανάπτυξη ψηφιακού VLSI ASIC κυκλώματος για χρήση σε ψηφιακές επικοινωνίες (ISDN). Το κύκλωμα ASIC σχεδιάστηκε στο ECAD περιβάλλον SOLO 1400, της European Silicon Structures.

- Από τον Ιούνιο του 1990 έως τον Ιούλιο του 1991 εργάστηκε ως τεχνικός προϊστάμενος στο τμήμα της τεχνικής υποστήριξης των Αυτόματων Βιοχημικών Αναλυτών της MEDICON ΕΛΛΑΣ Α.Ε., όπου απέκτησε δεξιότητες σε microprocessor-controlled robotic systems, ενώ παράλληλα αναζήτησε πανεπιστημιακό ίδρυμα για μεταπτυχιακές σπουδές (διδασκατορικό) σε περιοχή σχετική με την διπλωματική του εργασία.
- Από τον Οκτώβριο του 1991 ως τον Οκτώβριο του 1994 κατά την εκπόνηση της διδακτορικής του διατριβής, συμμετείχε στην γενικότερη ερευνητική δραστηριότητα του τμήματος Electrical and Electronic Engineering, του πανεπιστημίου του Bradford. Η δραστηριότητα αυτή περιελάμβανε ένα VLSI κύκλωμα για public-key κρυπτογραφικό σύστημα RSA (με μήκος 512-bits), διάφορα ψηφιακά κυκλώματα για εφαρμογές συμμετρικών αλγορίθμων encryption, ένα πολύ μεγάλο FFT με την χρήση Winograd Blocks για δορυφορικές εφαρμογές, μία σειρά από μελέτες ψηφιακών φίλτρων, διατάξεις embedded systems (Motorola 68xxx, VME bus – based labs) με την χρήση assemblers και συστήματα cross-target C και ADA compilers. Αυτό το σύνολο ψηφιακών εφαρμογών χρησιμοποιήθηκε και εκτιμήθηκε ως case studies στην σχεδίαση και ανάπτυξη ενός συστήματος high-level synthesis compilation, από τον ίδιο. Παράλληλα, εργάστηκε στην εκπόνηση της διδακτορικής του διατριβής (PhD), στο Department of Electronic and Electrical Engineering, στο πανεπιστήμιο του Bradford του Ηνωμένου Βασιλείου, με θέμα: “Applicability of Programming Code to Hardware Specification and Synthesis” – “Εφαρμοσιμότητα Κώδικα Προγράμματος στις Προδιαγραφές και Σύνθεση (Ψηφιακού) Υλικού”
- Η εκπόνηση της διδακτορικής του διατριβής άρχισε με την μελέτη του συνόλου των μεθολογιών και αλγορίθμων που υπήρχαν στην περιοχή της high-level synthesis για ψηφιακό υλικό. Στην συνέχεια δοκιμασμένες διαδικασίες μετάφρασης λογισμικού σε περιγραφές χαμηλότερου επιπέδου (π.χ. συμβολικής γλώσσας) συνδυάστηκαν με καινούργιες διαδικασίες hardware compilation/synthesis και αλγορίθμους που χρησιμοποιούνται στο electronic CAD για VLSI και προτάθηκε ένα ενοποιημένο σύστημα για μετάφραση καταλλήλων μερών λογισμικού σε ψηφιακό υλικό για χρήση ως συνεπεξεργαστές με το υπόλοιπο λογισμικό. Τα αποτελέσματα αυτής της μελέτης αποτέλεσαν το κυρίως μέρος της διδακτορικής του διατριβής (PhD).
- Από τον Μάιο του 1995 έως και τον Μάιο του 1996 εργάστηκε στο Εργαστήριο Πληροφορικής του Πανεπιστημίου της Οξφόρδης. Εκεί, εργαζόμενος ως μεταδιδακτορικός ερευνητής (post-doctoral research officer), ασχολήθηκε με τα εργαλεία παράλληλης μετάφρασης υλικού και λογισμικού (parallel hardware-software compilation) που έχουν αναπτυχθεί στο εργαστήριο αυτό. Τα εργαλεία αυτά βασίζονται στις παράλληλες γλώσσες Occam (λογισμικό) και Handel (υλικό) οι οποίες έχουν επίσης αναπτυχθεί σε αυτό το ερευνητικό κέντρο. Εκτός από την επαφή με τον παράλληλο προγραμματισμό, ανέπτυξε και επέκτεινε επίσης και τμήμα του hardware compiler Handel, έτσι ώστε να είναι δυνατή η μετάφραση σε custom FPGA hardware για τα Xilinx 6000 (πρώην τεχνολογία Algotronix). Τα αποτελέσματα της έρευνας αυτής έχουν δημοσιευτεί σε αναγνωρισμένο από το Βρετανικό IEE συνέδριο.
- Από τον Δεκέμβριο του 1996 έως τον Μάιο του 1998, εργάστηκε ως senior VLSI-ASIC design engineer στην LSI Logic Europe Ltd, στο Ηνωμένο Βασίλειο. Κατά την διάρκεια της εργασίας αυτής, ασχολήθηκε με την σχεδίαση embedded DSP microprocessor cores για χρήση σε VLSI προϊόντα, όπως επίσης και στο Set-Top-Box Group της ίδιας εταιρείας, στην σχεδίαση Αποκωδικοποιητών Video της επόμενης γενιάς (για την εποχή εκείνη), integrated MPEG video decoders.
- Από τον Ιούλιο του 1998 έως τον Ιούλιο του 1999, εργάστηκε ως senior VLSI-ASIC design engineer στην ARM Ltd, στο Ηνωμένο Βασίλειο. Κατά την διάρκεια της εργασίας αυτής, ασχολήθηκε με την σχεδίαση ASICs, με την χρήση embedded ARM processor cores σε προϊόντα της εταιρείας αυτής.

- Από τον Ιούνιο του 1999 έως τον Σεπτέμβριο του 1999, εργάστηκε ως senior VLSI design engineer στην Virata Ltd, Cambridge, στο Ηνωμένο Βασίλειο. Κατά την διάρκεια της εργασίας αυτής, ασχολήθηκε με τις προδιαγραφές και την σχεδίαση των telecom & network processors προϊόντων της εταιρείας αυτής.
- Από τον Ιούνιο του 2000 έως και Ιούλιο 2007 εργάστηκε ως ηλεκτρονικός μηχανικός στην εταιρεία INTRACOM. Αρχικά συμμετείχε στην υποβολή προτάσεων για χρηματοδότηση ερευνητικών έργων από την Ευρωπαϊκή Ένωση. Η προτεινόμενη περιοχή έρευνας περιελάμβανε προχωρημένες (advanced) μεθοδολογίες για την σχεδίαση robust Συστημάτων σε Ολοκληρωμένο κύκλωμα (System-on-Chip – SoC) και για την ανάπτυξη συστημάτων reconfigurable computing. Μεταξύ αυτών η πρόταση για το ερευνητικό πρόγραμμα “IST-2000-30049: Advanced Methodology for Designing Reconfigurable SoC and Application-Targeted IP-entities in wireless Communications – ADRIATIC” (που συντάχθηκε και υποβλήθηκε από τον ίδιο) έτυχε ιδιαίτερης επιτυχίας και απασχόλησε έναν αριθμό επιστημόνων από άλλα πανεπιστημιακά ιδρύματα και Ευρωπαϊκές εταιρείες τεχνολογίας. Η πρόταση αυτή περιελάμβανε ανάπτυξη μεθοδολογιών σχεδίασης και πλατφόρμας VLSI SoC υλικού, βασισμένα στην τεχνολογία reconfigurable δομών. Στην συνέχεια εργάστηκε (και εργάζεται μέχρι σήμερα) στη διεύθυνση Έρευνας και Ανάπτυξης της ίδιας εταιρείας, και πιο συγκεκριμένα στο εργαστήριο μικροηλεκτρονικής όπου σχεδιάζει και αναπτύσσει ολοκληρωμένα ψηφιακά συστήματα ειδικού σκοπού και ανάπτυξη ψηφιακού υλικού VLSI (ASIC και FPGA) για τα ευρυζωνικά τηλεπικοινωνιακά προϊόντα της.
- Από τον Οκτώβριο 2007 έως και Οκτώβριο 2012 δίδαξε ως επίκουρος καθηγητής, στο Α-ΤΕΙ Δυτικής Μακεδονίας, Παράρτημα Καστοριάς, Τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών τα αντικείμενα “Συνδυαστικά Ψηφιακά Ηλεκτρονικά”, “Ακολουθιακά Ψηφιακά Ηλεκτρονικά”, “Αρχιτεκτονική Υπολογιστών”, και “Προηγμένες Αρχιτεκτονικές”, “Προγραμματισμός I (C)”, “Προγραμματισμός II (C++)”.
- Από τον Νοέμβριο 2012 έως και σήμερα διδάσκει ως αναπληρωτής καθηγητής, στο Α-ΤΕΙ Δυτικής Μακεδονίας, Παράρτημα Καστοριάς, Τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών τα αντικείμενα “Συνδυαστικά Ψηφιακά Ηλεκτρονικά”, “Ακολουθιακά Ψηφιακά Ηλεκτρονικά”, “Αρχιτεκτονική Υπολογιστών”, και “Προηγμένες Αρχιτεκτονικές”, “Προγραμματισμός I (C)”, “Προγραμματισμός II (C++)”, “Σχεδίαση Ψηφιακών Συστημάτων με VHDL”, “Σχεδιασμός Ενσωματωμένων Συστημάτων VLSI”.

6. ΣΥΜΜΕΤΟΧΗ ΣΕ ΕΡΕΥΝΗΤΙΚΑ ΠΡΟΓΡΑΜΜΑΤΑ

- 5/1995 – 5/1996:** Ευρωπαϊκό πρόγραμμα: **OMI/HORN 7249** – “Highly Optimised Reusable Nucleus”. ESPRIT project. (περισσότερες πληροφορίες μπορούν να αναζητηθούν στο: <http://web.comlab.ox.ac.uk/oucl/research/grants/lr.html>), Επιστημονικός Υπ.
- 9/2013 – 2/2014:** Ευρωπαϊκό πρόγραμμα: **HERMES**, Σε συνεργασία με το Πολυτεχνείο Κρήτης. Σχεδίαση και ανάπτυξη και επαλήθευση σε FPGAs για advanced memory interface σε VHDL για τον παράλληλο υπερυπολογιστή Convey computer.
- 2/2015 – 9/2015:** Ευρωπαϊκό πρόγραμμα: **Universal WiFi Platform**, Σε συνεργασία με το Πολυτεχνείο Πατρών. Σχεδίαση και ανάπτυξη και επαλήθευση σε FPGAs για Channel Estimation System σε VHDL για το IEEE 802.11p standard, Επιστημονικός Υπ.
- 5/2017-9/2017:** HDL Design House, σύνταξη επιτυχούς πρότασης στο πρόγραμμα «ΕΡΕΥΝΩ – ΔΗΜΙΟΥΡΓΩ – ΚΑΙΝΟΤΟΜΩ», με τίτλο: "Ανάπτυξη του φυσικού επιπέδου του Πρωτοκόλλου SuperSpeedPlus USB 3.1 (T1EΔK-03219)", Επιστημονικός Υπ.

7. ΤΕΧΝΙΚΕΣ ΑΝΑΦΟΡΕΣ

A. Βιομηχανικές τεχνικές αναφορές

- 1 Εσωτερικό marketing requirements και engineering requirements κείμενο για νέα τηλεπικοινωνιακά προϊόντα, 1999, Virata Ltd.
- 2 Διάφορα εσωτερικά κείμενα για design flows, IP block reviews, εσωτερικό κείμενο προδιαγραφών για ένα complete multimedia communications embedded product port, 1999, ARM Ltd.
- 3 Δύο εσωτερικά κείμενα προδιαγραφών για unified memory addressing units για χρήση σε MP@ML and MP@HL MPEG-2 video decoders, 1998, LSI Logic Europe.

B. Ερευνητικές τεχνικές αναφορές

- 1 Dossis, M. F. and Noras, J. M., "A Compiler System for use in E-CAD", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, October 1994, Report no: 556.
- 2 Dossis, M. F. and Noras, J. M., "An Intermediate Format for Compilers and Hardware Synthesis", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, October 1994, Report no: 557.
- 3 Dossis, M. F. and Noras, J. M., "Portable Ada coding of embedded coprocessors", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, February 1995, Report no: 563.
- 4 Dossis, M. F. and Noras, J. M., "Standard formats for Register Transfer Level modelling in VHDL", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, February 1995, Report no: 564.
- 5 Dossis, M. F. and Noras, J. M., "ITF version 2: Multimodule hardware synthesis", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, February 1995, Report no: 565.
- 6 Dossis, M. F. and Noras, J. M., "Hardware - software interfacing in the C-Cubed system", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, February 1995, Report no: 566.
- 7 Dossis, M. F., "Silicon implementations of large Fourier Transforms with Winograd Blocks and pipelining", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, February 1995, Report no: 568.
- 8 Dossis, M. F. and Noras, J. M., "Optimising and verifying hardware algorithms for RSA public-key cryptography", Technical report, University of Bradford, dep. of Electronic and Electrical Engineering, February 1995, Report no: 569.
- 9 "Multicarrier Demodulator with Frequency-Domain Symbol Timing Correction", contribution to the European Space Agency Contract Report No: 539, May 1994.

8. ΔΗΜΟΣΙΕΥΣΕΙΣ ΕΡΕΥΝΗΤΙΚΗΣ ΕΡΓΑΣΙΑΣ

8.1 Διεθνή επιστημονικά περιοδικά με κριτές

- 1 Michael Dossis, "Intermediate Predicate Format for Design Automation Tools", Journal of Next Generation Information Technology (JNIT), vol. 1, no. 1, pp. 100-117, May 2010.

- 2 Michael Dossis, "Provably-Correct, Behavioural, High-Level Synthesis of Program Accelerators via the Web", *Journal of Next Generation Information Technology (JNIT)*, vol. 1, no. 1, pp. 47-60, May 2010.
- 3 Michael Dossis, "Automated Extraction of Hardware Accelerators via an Intelligent Knowledge-based System", *International Journal of Intelligent Information Processing (IJIIP)*, vol. 1, no. 2, pp. 14-31, December 2010.
- 4 Michael F. Dossis, "A Formal Design Framework to Generate Coprocessors with Implementation Options". *International Journal of Research and Reviews in Computer Science (IJRRCS)*, Vol. 2, No. 4, August 2011, ISSN: 2079-2557, Science Academy Publisher, United Kingdom, www.sciacademypublisher.com, pp. 929-936.
- 5 Michael F. Dossis, "Formal ESL Synthesis for Control-Intensive Applications," *Advances in Software Engineering*, Hindawi Publishing Corporation, vol. 2012, Article ID 156907, 30 pages, accepted 14 April 2012. doi:10.1155/2012/156907.
- 6 Michael F. Dossis, and Dimitris E. Amanatidis, "Image Processing Hardware using Cellular Neural Networks and High-Level Synthesis", *Journal of Computer Vision and Image Processing*, NewWorldPub Journal, ISSN 2160-3898, vol. 2, no. 4, December 2012, pp. 29-37.
- 7 Michael F. Dossis, and Dimitrios E. Amanatidis, "Synthesizing Neural Nets into Image Processing Hardware", *Journal of Pattern Recognition and Intelligent Systems (PRIS)*, vol. 1, iss (no.) 1, May 2013, pp. 10-17.
- 8 Michael Dossis, "Rapid Modelling and Verification in the Intelligent CCC Synthesis Flow", *International Journal of Information Science and Intelligent System (IJISIS)*, vol. 2, no.1, June 2013, pp. 7-25.
- 9 Michael Dossis, "Validation of a System Design Framework with Formal RDF Techniques: The CCC Design Framework", *International Journal of Engineering Practical Research (IJEPR)*, vol. 2, issue 3, August 2013, pp. 94-104.
- 10 Michael F. Dossis, "Use of XML Schema and Logic Programming Views as Formal Means to Validate a System Design Framework", *Open Journal of Artificial Intelligence (OJAI)*, vol. 1, no. 2, November 2013, pp. 18-32.
- 11 Michael F. Dossis, "Formal, Rapid Coprocessors from ADA Code", *News in Engineering journal*, Scientific Publications (SciPub), vol. 1, issue 1, November 2013, pp. 19-28.
- 12 Michael F. Dossis, "Intelligent Custom Block Generation", *Universal Journal of Electrical and Electronic Engineering*, Horizon Research Publishing Corporation (HRPUB), vol. 2, no. 2, February 2014, pp. 59 - 69.
- 13 Michael F. Dossis, and Dimitrios E. Amanatidis, "Design Automation of Neural Network Applications Using Formal Techniques—Rapid Prototyping Using the CCC Synthesizer", *International Journal of Automation and Control Engineering (IJACE)*, vol. 3, issue 1, February 2014, pp. 10 - 19.
- 14 Michael Dossis, "Synthesis of Custom Hardware from ADA with Artificial Intelligence Techniques", *Advances in Robotics and Automation*, OMICS Group, ISSN: 2168-9695 ARA, an open access journal, vol. 3, no. 2, July, 2014.
- 15 Michael Dossis, "Custom Hardware Synthesis from UML", *International Journal of Engineering Research and Management (IJERM)*, vol. 1, issue 6, September 2014, pp. 173-184.
- 16 Michael Dossis, "High-Level Synthesis: A Practical Perspective", *Advances in Robotics and Automation*,

OMICS Group, ISSN: 2168-9695 ARA, an open access journal, vol. 3, no. 3, December, 2014.

- 17 Michael Dossis, Vasilios Hados, and Georgios Dimitriou, "Automatic Generation of Trigonometric Hardware with HLS Tools – Using the CubedC Hardware Compiler/Optimizer", International Journal of Engineering Researches and Management Studies, vol. 1, no. 1, December 2014, pp. 15-25.
- 18 Michael Dossis, "Intelligent Hardware Compilation with Options: The CCC HLS system and XML schema", International Open Access Journal, Weber Engineering and Technology, vol. 1, no 1, February 2015, pp. 62-70.
- 19 Michael Dossis, and Dimitris E. Amanatidis, "Hardware Implementation of Geometric Active Contours", International Journal of Engineering and Industries (IJEI), vol. 6, no. 1, March 2015, pp. 1-11.
- 20 Michael Dossis, and Georgios Dimitriou, "Are HLS Tools Healthy?", Journal of Engineering, Technology & Applied Science Research, vol. 5, no. 2, April 2015, pp. 790-794.
- 21 Michael Dossis, "UML and HLS Methods for Audio Video Hardware", International Journal of Intelligent Information Processing (IJIP), vol. 5, no. 3, June 2015, pp. 21-44.
- 22 Nikolaos E Karkalos, Angelos P Markopoulos, and Michael F Dossis, "Application of Statistical and Soft Computing techniques for the Prediction of Grinding Performance", Journal of Robotics and Mechanical Engineering Research, Verizona Publisher, vol. 1, no. 2, July 2015, pp. 1-11.
- 23 Michael Dossis, "Converging Formal Verification with High-level Synthesis", Journal of Next Generation Information Technology (JNIT), vol. 6, no. 3, August 2015, pp. 25-36.
- 24 Michael F. Dossis, "High-level Synthesis Integrated Verification", Engineering, Technology & Applied Science Research journal, vol. 5, no. 5, October 2015, pp. 865-871.
- 25 Amanatidis Dimitrios, Dossis Michael, Androulidakis Iosif, "Image Contour Segmentation in Hardware", Journal of Radio Electronics, Computer Science, Control, 2015, Issue 35, no 4, pp. 66-71.
- 26 Michael Dossis, "Seamless Signal Processing Block Implementation Using the Cubed-C Design Environment", International Robotics and Automation Journal, Vol. 2, Issue 4, June 21 2017.
- 27 Michael Dossis, and Georgios Dimitriou, "High-level Synthesis Optimizations in an Artificial Intelligence Framework", SciFed Journal of Artificial Intelligence, Vol. 1, Issue 2, August 7, 2018.

8.2 Κεφάλαια σε διεθνή ερευνητικά βιβλία αναφοράς και διεθνούς κύρους με κριτές

- 1 Michael Dossis, "High-Level Synthesis for Embedded Systems". Chapter 16, in **Embedded System – Theory and Design Methodology**, Book 1, Edited by Kiyofumi Tanaka, InTech - Open Access Publisher, ISBN 979-953-307-580-7, March 2012, pp. 341-366.
- 2 Michael F. Dossis, "Formal Methods in High-Level and System Synthesis ". In the Springer Series on Studies in Computational Intelligence, edited volume entitled as **"Semantic Hyper/Multi-media Adaptation: Schemes and Applications"**, Springer-Verlag, Berlin Heidelberg, ISSN: 1860-949X, SCI 418, 2012, pp. 23-81.

- 3 Michael Dossis, “Formal Design Flows for Embedded IoT Hardware.” In the Springer volume edited by Georgios Keramidas, Nikolaos Voros and Michael Hubner, “**Components and Services for IoT Platforms**”, Springer International Publishing Switzerland, 2017, pp. 27-55.

8.3 Διεθνή περιοδικά συνέδρια με κριτές και πρακτικά

- 1 Dossis, M. F., Noras, J. M. And Porter, G. J., "Custom Coprocessor Compilation", Proc. 3rd International Workshop On Field Programmable Logic And Applications, Jesus College, University Of Oxford, Oxford, Uk, 7-10 September, 1993. In W. Moore And W. Luk, Editors, More Fpgas, Pages 202–212. Abingdon Ee & Cs Books, 1993.
- 2 Dossis, M. F., Noras, J. M. And Porter, G. J., "Synthesis And Evaluation In The C Cubed System: Custom Coprocessor Compilations", Proc. 2nd International Conference On Concurrent Engineering & Electronic Design Automation, Poole, UK, 7-8 April, 1994, pp. 443-448.
- 3 Dossis, M. F., Noras, J. M. And Porter, G. J., "Synthesis Of Customised Hardware From Ada", Proc. IEEE International Conference On Circuits And Systems, London, 30 May - 2 June, 1994, Volume 1, pp. 229-232.
- 4 Dossis, M. F. And Noras, J. M., "Feasibility Studies For RSA Asics Via Multilevel Simulation", The European Simulation Symposium 95, Erlangen-Nuremberg, 26-28 October 1995, pp. 416-420.
- 5 Dossis, M. F., "Standard Formats For Register Transfer Level VHDL Modelling", The European Simulation Symposium 95, Erlangen-Nuremberg, 26-28 October 1995, pp. 423-427.
- 6 Dossis, M. F., "Syntax Driven Approach For Rtl Hardware Synthesis Of Parallel Programs", IEE Colloquium On "Hardware-Software Cosynthesis For Reconfigurable Systems", Hewlett Packard Laboratories, Bristol, 22 February 1996. Iee, Computing And Control Division, Digest No: 96/036, pp. 4/1-4/16.
- 7 Michael Schenke And Michael Dossis: “Provably Correct Hardware Compilation Using Timing Diagrams”, In Formal Methods For Protocol Engineering And Distributed Systems: Forte Xii/Pstv Xix ‘99: Ifip Tc6 Wg6.1 Joint International Conference On Formal Description Techniques For Distributed Systems And Communication Protocols (Forte Xii) And Protocol Specification, Testing, And Verification (Pstv Xix). Edited By Jianping Wu, Samuel T. Chanson, Quiang Gao, pp. 313-331. Beijing, China, October 1999. (Forte/Pstv’99 Best Paper Award).
- 8 M.F. Dossis, T. Themelis, L. Markopoulos: “A Web Service To Generate Program Coprocessors”, 4th IEEE International Workshop On Semantic Media Adaptation And Personalization (IEEE Smap ’09), San Sebastian, Spain, December 14-15, 2009, pp. 121-128.
- 9 Michael Dossis, “Automatic Generation Of Massively-Parallel Hardware From Control-Intensive, Sequential Programs”, Proceedings Of IEEE Isvlsi 2010, Lixouri, Kefalonia, 5-7 July 2010, pp 98-103.
- 10 M.F. Dossis, “Using An Xml Schema To Validate A Formal Hardware Compiler”, Proceedings Of 5th IEEE International Workshop On Semantic Media Adaptation And Personalization (IEEE Smap ’10), Dec. 9-10, 2010, Limassol, Cyprus, pp. 90-97.
- 11 Michael F. Dossis, “Synthesis Of Provably-Correct Hardware With Options”, Proceedings Of 17th IEEE International Conference On Electronics, Circuits, And Systems (IEEE Icecs 2010), 12-15th Dec. 2010, Athens, pp. 637-640.

- 12 Michael F. Dossis, "Formal Generation Of Synthesizable Rtl From Regular Programs", Proceedings Of The 6th IEEE Design And Technology Of Integrated Systems In Nanoscale Era, 6-8 April 2011, Athens, Greece, Paper No: 30
- 13 Dimitrios Amanatidis And Michael Dossis, "Use Of Behavioral Synthesis To Implement A Cellular Neural Network For Image Processing Applications", Proceedings Of The 15th Panhellenic Conference On Informatics (Pci 2011), 30 September - 2 October 2011, Kastoria, Greece, pp. 183-187.
- 14 Michael F. Dossis, "Using Rdf And Xml Techniques To Formally Validate A Hardware Design Flow", Proceedings Of The 5th International Conference From Scientific Computing To Computational Engineering, 4-7 July 2012, Athens, Greece, Volume II, pp. 483-410.
- 15 Michael F. Dossis, "Rdf Validation Of An Esl Toolset", Proceedings Of The 1st Virtual International Conference On Advanced Research In Scientific Areas (Arsa-2012) Slovakia, December 3-7, 2012.
- 16 Michael F. Dossis, "Rapid Coprocessors From Ada Code; Using The Ccc Synthesizer", Proceedings Of The 1st Global Virtual Conference, April 8-12 2013, pp. 489-494.
- 17 Michael F. Dossis, "Mapping Custom Blocks In High-Level Synthesis", Proceedings Of The 5th International Conference On Experiments/Process/System Modeling/Simulation/Optimization (5th Ic-Epsmso), Athens, 3-6 July, 2013, pp. 314-321.
- 18 Michael Dossis, "Custom Options For Custom Processors", Proceedings Of The 1st International Virtual Scientific Conference, Zilina, Slovakia, June 10-14, 2013, pp. 370-375.
- 19 Michael Dossis, "Modeling And Simulation In A Formal Design Framework", Acm Proceedings Of The 6th Balkan Conference In Informatics, Thessaloniki, Greece, September 19-21, 2013, pp. 31-38.
- 20 Michael Dossis, And Kostas Koufakis, "Combining Floating-Point Designs In High-Level Synthesis", In Proceedings Of The 2nd Conference Of Advanced Research In Scientific Areas (2nd Arsa 2013), December, 2-6, 2013, Slovak Republic, pp. 382-386.
- 21 Michael Dossis, "Custom Hardware Arithmetic Via High-Level Synthesis", In Proceedings Of The Wocsdice 2014 Conference, 15-18 June, 2014, Delphi, Greece, pp. 117-118.
- 22 Michael F. Dossis, "Hardware Synthesis Of IEEE Fp Arithmetic From Ada", In Proceedings Of The 6th Ic-Scce Conference, 9 – 12 July, 2014, Athens, Greece, pp. 210-217.
- 23 Michael Dossis, "Automatic Compilation Of Fp Hardware", In Proceedings Of The 2nd International Virtual Scientific Conference (Scieconf), Slovakia, June 9-13, 2014, pp. 418-422.
- 24 Michael Dossis, "Practical Aspects Of Hls Tools", In Proceedings Of The 3rd Electronic International Interdisciplinary Conference, September 1-5, 2014, pp. 419-422.
- 25 Michael F. Dossis, "A Floating-Point Paradigm For High-Level Synthesis", In Proceedings Of The 18th Panhellenic Conference On Informatics (Pci 2014), 2-4 October 2014, Harokopion University, Athens, Greece, 6 Pages.
- 26 Michael Dossis, "Audio-Video Coprocessor Synthesis From Uml", In Proceedings Of The Research Conference In Technical Disciplines Reitd 2014, November 17-21, 2014, pp. 12-17.
- 27 Michael Dossis, And Vasilios Hados, "High-Level Synthesis In Trigonometric Applications", In Proceedings Of The Advanced Research In Scientific Areas Conference, 1-5 December, 2014, pp. 286-292.

- 28 Michael Dossis, Vasilios Hados, And Georgios Dimitriou, “Numerical Block High-Level Synthesis”, In Proceedings Of The International Conference On Computer Science, Computer Engineering, And Social Media, Thessaloniki, Greece, December 12-14, 2014, pp. 29-40.
- 29 Michael Dossis, Vasilios Hados, And Georgios Dimitriou, “Hardware Trigonometry With High-Level Synthesis”, In Proceedings Of The Virtual Multidisciplinary Conference QUAESTI 2014, December 15-19, 2014, pp. 495-500.
- 30 Michael Dossis, “Hls And Practical Issues”, In Proceedings Of The Panhellenic Conference In Electronics And Telecommunications PACET 2015, Paper 56, Ioannina 8-9 May, 2015.
- 31 Dimitrios Amanatidis, Michael Dossis, And Iosif Androulidakis, “Hardware Representation Of A Contour-Based Image Segmentation Method”, In Proceedings Of The Panhellenic Conference In Electronics And Telecommunications PACET 2015, Paper 57, Ioannina 8-9 May, 2015.
- 32 Georgios Dimitriou, And Michael Dossis, “Experimenting With A High-Level Synthesis System Front End”, In Proceedings Of The Panhellenic Conference In Electronics And Telecommunications Pacet 2015, Paper 66, Ioannina 8-9 May, 2015.
- 33 Michael Dossis, “Designing Digital Hardware Using Uml And Behavioural Synthesis”, In Proceedings Of The 3rd Global Virtual Conference Gv-Conf 2015, Thomson, Slovakia, 6-10 April, 2015, pp. 135-142.
- 34 Michael Dossis, “High-Level Synthesis In Practice”, In Proceedings Of The 4th International Virtual Scientific Conference On Informatics And Management Sciences (Ictic 2015), 23-27 March, 2015, www.ictic.sk, pp. 70-74.
- 35 Michael Dossis, And Georgios Dimitriou, “Evaluating Mpeg2 Through High-Level Synthesis Tools”, In Proceedings Of The 3rd International Virtual Conference On Advanced Scientific Results (Scieconf) 2015, May 25 To 29, 2015, pp. 221-225.
- 36 Michael F. Dossis, “Converging Rapid Multi-Level Verification”, In Proceedings Of The 6th International Conference On Experiments/Process/System Modelling/Simulation/Optimization (Ic-Epsmso), Athens, 8-11 July, 2015, pp. 141-148.
- 37 Michael Dossis And Georgios Dimitriou, “Hardware Synthesis Of High-Level C Constructs”, In Proceedings Of The 19th Panhellenic Conference On Informatics (Pci), 1-3 October, 2015, TEI Of Athens, Greece.
- 38 Kleovoulos Kalaitzidis, Georgios Dimitriou, Georgios Stamoulis And Michael Dossis, “Performance And Power Simulation Of A Functional-Unit-Network Processor With SimpleScalar And Watch”, In Proceedings Of The 19th Panhellenic Conference On Informatics (Pci), 1-3 October, 2015, TEI Of Athens, Greece.
- 39 Michael Dossis, “Multi-Level Verification With Synthesis- Using The Cubed-C High-Level Synthesis Framework”, In Proceedings Of The 3rd International Virtual Research Conference In Technical Disciplines (RCITD 2015), 19-23, October, 2015, Published In: www.rcitd.com.
- 40 Michael Dossis, Dimitrios Amanatidis, And Ifigeneia Mylona, “Mining Twitter Data: Case Studies With Trending Hashtags”, In Proceedings Of The 4th Advanced Research In Scientific Areas Conference (Arsa 2015), 9. – 13, November, 2015.
- 41 Georgios Chatzianastasiou, Apostolos Tsakyridis, Georgios Dimitriou, Georgios Stamoulis, And Michael

Dossis “Compiler Transformations In Hardware Synthesis Of Mpeg2 Codes”, In Proceedings Of The 5th IEEE International Conference On Modern Circuits And Systems Technologies (MOCASST), 12-14 May 2016, Aristotel University Of Thessaloniki, Greece, Paper 87.

- 42 Michael Dossis, “High-Level Synthesis-Based Signal Coding”, In Proceedings Of The 7th International Conference "From Scientific Computing To Computational Engineering", (Ic-SCCE 2016), Athens, Greece, July 6-9, 2016, pp. 206-213.
- 43 Michael Dossis, And Iosif Androulidakis, “High-Level Synthesis-Based Signal Coding”, In Proceedings Of The IEEE International Conference On Information And Digital Technologies 2016, Rzeszów, Poland, July 5 - 7, 2016, pp. 90-94.
- 44 Georgios Dimitriou, Georgios Chatzianastasiou, Apostolos Tsakyridis, Georgios Stamoulis And Michael Dossis, “Source-Level Compiler Optimizations For High-Level Synthesis”, In Proceedings Of The Acm South-East Europe Design Automation, Computer Engineering, Computer Networks And Sosial Media Conference, TEI of Western Macedonia, Kastoria, Greece, September 25-27, 2016, pp. 11-18.
- 45 Angelos P. Markopoulos, Michael Dossis, Anastasios Fragkou, And Petros D. Kasidiaris, “Gamifying E-Learning As A Means Of Overcoming Its Deficiencies”, In Proceedings Of The Acm South-East Europe Design Automation, Computer Engineering, Computer Networks And Sosial Media Conference, TEI of Western Macedonia, Kastoria, Greece, September 25-27, 2016, pp. 86-91.
- 46 Michael Dossis, “Rapid Signal Processing Block Synthesis: Using The Cubed-C Design Environment”, In Proceedings Of The The 4th International Virtual Research Conference In Technical Disciplines, October 17-21, 2016, [www.Rcitd.Com](http://www.rcitd.com), pp. 55-60.
- 47 Michael F. Dossis, “Using Artificial Intelligence To Synthesize Hardware From Programs”, In Proceedings Of The 7th Ic-EPSMSO Conference, July 5-7, 2017, Glyfada, Athens, Greece,
- 48 Georgios Dimitriou, Michael Dossis, And Georgios Stamoulis, “Minimal-Area Loop Pipelining For High-Level Synthesis With Ccc”, In Proceedings Of The 2nd South-East Europe Design Automation, Computer Engineering, Computer Networks, And Social Media Conference, September 23-25, 2017, TEI Of Western Macedonia In Kastoria, Greece, [Http://Kastoria.Teiwm.Gr/Seeda/](http://Kastoria.Teiwm.Gr/Seeda/), pp. 13-20.
- 49 Michael Dossis, And Georgios Dimitriou, “High-Level Optimizations For High-Level Synthesis”, In Proceedings Of ISERD International Conference, Athens, Greece, 7th-8th December 2017, pp. 6-13.
- 50 Michael Dossis, and Georgios Dimitriou, “Accelerating Program Loops with the CCC High-level Synthesis E-CAD Framework”, In proceedings of the 16th IEEE International Conference on Dependable, Autonomic and Secure Computing (DASC) 2018, August 12-15, 2018, Athens, Greece.
- 51 Michael Dossis, Georgios Dimitriou and George Stamoulis, “Operation Dependencies in Loop Pipelining for High-Level Synthesis”, In proceedings of the 3rd South-East Europe Design Automation, Computer Engineering, Computer Networks, And Social Media Conference (SEEDA_CECNSM 2018), September 22-24, 2018, TEI Of Western Macedonia In Kastoria, Greece, [Http://Kastoria.Teiwm.Gr/SEEDA/](http://Kastoria.Teiwm.Gr/SEEDA/), pp. 15-20.
- 52 Michael Dossis, Ioannis Kazanidis, Stavros Valsamidis, George Kokkonis, Sotirios Kontogiannis, “Proposed Open Source Framework for Interactive IoT Smart Museums”, In proceedings of the 22nd IEEE Panhellenic Conference in Informatics (PCI), Nov. 29-Dec. 1, 2018, University of West Attica, Department of Informatics and Computer Engineering.
- 53 Ioannis Georgiadis, Michael Dossis, and Sotirios Kontogiannis, “Performance evaluation on IoT devices

secure data delivery processes”, In proceedings of the 22nd IEEE Panhellenic Conference in Informatics (PCI), Nov. 29-Dec. 1, 2018, University of West Attica, Department of Informatics and Computer Engineering.

9. ΕΝΔΕΙΚΤΙΚΕΣ ΕΤΕΡΟ-ΑΝΑΦΟΡΕΣ ΑΠΟ ΑΛΛΟΥΣ ΕΡΕΥΝΗΤΕΣ ΣΕ ΔΗΜΟΣΙΕΥΜΕΝΕΣ ΕΡΓΑΣΙΕΣ ΜΟΥ

Μερικές από τις παραπάνω δημοσιεύσεις έχουν συμπεριληφθεί ως αναφορές (citations) σε δημοσιευμένες εργασίες άλλων ερευνητών, όπως οι παρακάτω (οι γνωστές έως τώρα):

1. Koen Claessen: "Embedded Languages for Describing and Verifying Hardware", Thesis for the Degree of Doctor of Philosophy, Department of Computing Science, Chalmers University of Technology and Goteborg University, Goteborg, Sweden, April 2001.
<http://www.cs.chalmers.se/pub/users/koen/Papers/phd.ps>
2. Koen Claessen and Gordon Pace, "An Embedded Language Framework for Hardware Compilation", Conference on Correct Hardware Design and Verification Methods (CHARME), 2000.
<http://www.cs.chalmers.se/~gp/pace/Research/Papers/dcc2002.pdf>
3. Jonathan Bowen, C.A.R. Hoare, Hans Langmaack, Ernst-Rudiger Olderog: A ProCos-WG Working Group Final Report, ESPRIT Working Group 8694
<http://www.museophile.lsbu.ac.uk/pub/jpb/jpb/procos-wg98.pdf>
4. Scott Hauck and Anant Agarwal: "Software Technologies for Reconfigurable Systems", Northwestern University, Dept. of ECE, Technical Report, 1996. Submitted to IEEE Transactions on Computers. Northwestern University, Department of ECE, Dept. of ECE.
<http://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.36.7849&rep=rep1&type=pdf> and
<http://www.ecs.umass.edu/ece/tessier/courses/697c/hauck-system.pdf>
5. Goran Doncev, Miriam Leeser and Shantanu Tarafdar: "Truly Rapid Prototyping Requires High Level Synthesis". In proceedings of the 9th International Workshop on Rapid System Prototyping, 3-5 June 1998, Leuven, Belgium, pp. 101-106.
<http://IEEEExplore.IEEE.org/iel4/5571/14905/00676676.pdf>
6. Goran Doncev, Miriam Leeser and Shantanu Tarafdar: "High Level Synthesis for Designing Custom Computing Hardware", IEEE Symposium on FPGAs for Custom Computing Machines, 1998.
(βρέθηκε χρησιμοποιώντας τις ιστοσελίδες του citeseer και του IEEEExplore)
7. Gordon J. Pace: "Hardware Design Based on Verilog HDL", Thesis submitted for the degree of Doctor of Philosophy at the University of Oxford, Oxford University Computing Laboratory, Programming Research Group, Trinity Term 1998.
8. Oleandr Pochayevets, Johann Siegl, and Herbert Eichele, "HDL preprocessor", US Patent 7206730, April 17, 2007 (<http://www.patentstorm.us/patents/7206730.html>).
9. Tsuyoshi Isshiki, "High-Performance Bit-Serial Datapath Implementation for Large-Scale Configurable Systems", PhD Thesis, April 13, 1996.
10. Jorg Bottger, Wolfgang Ecker "Comparing Ada'95 and VHDL for Behavioral Hardware Description on Causal and Synchronous Level". In Proc. of VHDL user's forum in Europe : SIG-VHDL Spring'97 working conference, 1997, Toledo, Spain, pp. 147-158. (it references my paper: "Synthesis of Customized hardware from ADA")

11. Tsuyoshi Isshiki, WayneWei-Ming Dai, “Bit-serial pipeline synthesis for multi-FPGA systems with C++ design capture”. In Proc. IEEE Symposium on FPGAs for Custom Computing Machines, 17-19 April 1996, Napa Valley, CA, USA pp. 38-47. (it references my paper: “Custom Co-processor Compilation”)
12. David Stevens, et. al., “BioThreads: A Novel VLIW-Based Chip Multiprocessor for Accelerating Biomedical Image Processing Applications”, IEEE Transactions on Biomedical Circuits and Systems, June 2012, vol. 6, issue 3, pp: 257-268. (it references my paper: “A web service to generate program coprocessors”)
13. Nader Fakhry, Viswanathan Lakshmanam, “Verilog to Vital Translator”, US Patent 6668359 B1, December 23, 2003. (it references my paper: "Synthesis Of Customised Hardware From Ada"). Can be also accessed from: <http://www.patentstorm.us/patents/6668359.html>
14. Marcel Slotema, "Integration of existing optimisation techniques with the DWARV C-to-VHDL compiler", MSc Thesis, Technical University of Delft, Faculty of Electrical Engineering, Mathematics and Computer Science, 2012.
15. Emna, Kallel, Aoudni Yassine, and Abid Mohamed. "Automatic generation of Coprocessor program from VHDL description", Proceedings of the 2012 Mediterranean Conference on Embedded Computing (MECO), IEEE, 2012, pp. 34-37.
16. Schneider, Claus. "Method for transformation of interface definitions and intermediate format tables thereof." U.S. Patent No. 6,968,544. 22 Nov. 2005.
17. S Guillet, F Lamotte, N Griguer, É Rutte, et al. “Extending UML/MARTE to Support Discrete Controller Synthesis, Application to Reconfigurable Systems-on-Chip Modeling”. ACM Transactions on Reconfigurable Technology and Systems (TRETs) - Special Issue on 11th International Conference on Field-Programmable Technology (FPT'12) and Special Issue on the 7th International Workshop on Reconfigurable Communication-Centric Systems-on-Chip (ReCoSoC'12), Volume 7 Issue 3, August 2014, Article No. 27.
18. K Sano, H Suzuki, R Ito, T Ueno, et al. “Stream Processor Generator for HPC to Embedded Applications on FPGA-based System Platform”. Presented at First International Workshop on FPGAs for Software Programmers (FSP 2014).
19. T Ao, P Chen, Z He, K Dai, X Zou. “RDCC: A New Metric for Processor Workload Characteristics Evaluation”. IAENG International Journal of Computer Science, vol. 40, no. 4, 2013.
20. W. Ecker, and J Bottger, “Evaluation of ADA’95 and VHDL for System Level Modeling”, Proceedings of the VIUF, 1997.
21. J. Bottger, and W. Ecker, “Comparing Ada'95 and VHDL for Behavioral Hardware Description on Causal and Synchronous Level”, VHDL User's Forum in Europe: SIG-VHDL Spring'97 Working Conference, 1997.
22. L. Zhu, and Z. Fang, “Modeling and simulation of mixed-signal integrated circuits based on Verilog-AMS”, 2nd International Symposium on Instrumentation and Measurement, Sensor Network and Automation (IMSNA), 2013, pp. 1 – 4.
23. Jianliang Guo, Jun Chi and Lianqing Chen, “Estimation of Grinding Force with Consideration of Rupture Factor”, IOP Conf. Series: Materials Science and Engineering 470 (2019) 012027, IOP Publishing, doi:10.1088/1757-899X/470/1/012027, ICMEAS 2018, 9 pages.

10. ΔΙΠΛΩΜΑΤΑ ΕΥΡΕΣΙΤΕΧΝΙΑΣ

1. Στις 5/10/06 απονεμήθηκε στον Δόση Μιχαήλ του Φωτίου, από τον Οργανισμό Βιομηχανικής Ιδιοκτησίας, διεθνές δίπλωμα ευρεσιτεχνίας με αριθμό 1005308 και με τίτλο: **“ΜΕΘΟΔΟΣ ΜΕΤΑΦΡΑΣΗΣ ΠΡΟΓΡΑΜΜΑΤΟΣ ΣΕ ΠΕΡΙΓΡΑΦΗ ΥΛΙΚΟΥ”**.
2. Στις 4/7/2008 απονεμήθηκε στον Δόση Μιχαήλ του Φωτίου, από τον Οργανισμό Βιομηχανικής Ιδιοκτησίας, διεθνές δίπλωμα ευρεσιτεχνίας με αριθμό 1005968 και με τίτλο: **“ΤΕΝΙΚΕΥΜΕΝΗ ΜΕΘΟΔΟΣ ΕΠΙΚΟΙΝΩΝΙΑΣ ΜΕΤΑΞΥ ΚΥΚΛΩΜΑΤΩΝ ΙΕΡΑΡΧΙΚΩΝ ΣΥΝ-ΕΠΕΞΕΡΓΑΣΤΩΝ ΕΙΔΙΚΟΥ ΣΚΟΠΟΥ”**.
3. Στις 15/4/2009 απονεμήθηκε στον Δόση Μιχαήλ του Φωτίου, από τον Οργανισμό Βιομηχανικής Ιδιοκτησίας, διεθνές δίπλωμα ευρεσιτεχνίας με αριθμό 1006354 και με τίτλο: **“ΕΝΔΙΑΜΕΣΗ ΠΙΝΑΚΟΕΙΔΗΣ ΜΟΡΦΗ ΓΙΑ ΜΕΤΑΦΡΑΣΤΕΣ ΠΡΟΓΡΑΜΜΑΤΩΝ ΚΑΙ ΕΡΓΑΛΕΙΑ ΣΧΕΔΙΑΣΗΣ”**.
4. Στις 25/11/2009 απονεμήθηκε στον Δόση Μιχαήλ του Φωτίου, από τον Οργανισμό Βιομηχανικής Ιδιοκτησίας, διεθνές δίπλωμα ευρεσιτεχνίας με αριθμό 1006609 και με τίτλο: **“ΜΕΘΟΔΟΣ ΕΠΙΤΑΧΥΝΣΗΣ ΠΡΟΓΡΑΜΜΑΤΩΝ ΜΕ ΤΡΙΓΩΝΑ ΑΠΟΦΑΣΗΣ”**.
5. Στις 1/12/2009 απονεμήθηκε στον Δόση Μιχαήλ του Φωτίου, από τον Οργανισμό Βιομηχανικής Ιδιοκτησίας, διεθνές δίπλωμα ευρεσιτεχνίας με αριθμό 1006614 και με τίτλο: **“ΜΕΘΟΔΟΣ ΒΕΛΤΙΣΤΟΠΟΙΗΣΗΣ ΨΗΦΙΑΚΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕ ΙΕΡΑΡΧΙΚΟΥΣ ΧΑΡΤΕΣ KARNAUGH”**.

11. ΔΙΔΑΚΤΙΚΗ ΕΜΠΕΙΡΙΑ

A. Δείγμα επίβλεψης αντιπροσωπευτικών Διπλωματικών/Πτυχιικών Εργασιών

- | | |
|-------------------|---|
| 1995: | "Analysis and visualisation of design flow-graphs with GUI and object-oriented programming techniques", BEng final year project, University of Bradford, UK. |
| 2009-2010: | “Υλοποίηση αλγορίθμων ψηφιακής επεξεργασίας σήματος σε υλικό, χρησιμοποιώντας σύγχρονα εργαλεία σχεδίασης”, Πτυχιακή εργασία, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας. |
| 2010-2011: | “Γραφική Απεικόνιση Ενδιάμεσης Μορφής” Πτυχιακή εργασία, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας. |
| 2012: | “Πηγαίνοντας από την UML σε ADA για αυτόματη σχεδίαση υλικού”, Πτυχιακή εργασία, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.

“Σχεδίαση κωδικοποιητή MP3 με Σύνθεση Υψηλού Επιπέδου”, Πτυχιακή εργασία, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.

“Υλοποίηση ενός αλγορίθμου MPEG σε υλικό, με την χρήση Σύνθεσης Υψηλού Επιπέδου”, Πτυχιακή εργασία, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.

“Μεταφραστής C σε ADA για εργαλεία σύνθεσης υλικού: Μία πρώτη προσέγγιση.”, Πτυχιακή εργασία, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας. |

- 2013:** “Μία πρώτη προσέγγιση σε ανάπτυξη μεταφραστή προγραμμάτων C++ σε προγράμματα ADA για Σύνθεση Υψηλού Επιπέδου”, Πτυχιακή εργασία, τμήμα Μηχανικών Πληροφορικής, ΤΕΙ Δυτικής Μακεδονίας.
- “Προγραμματισμός ενός κωδικοποιητή H264 σε ADA και OpenCL, και επαλήθευση για υλικό. Μία πρώτη προσέγγιση”, Πτυχιακή εργασία, τμήμα Μηχανικών Πληροφορικής, ΤΕΙ Δυτικής Μακεδονίας.
- “CCC ADA υλοποίηση του Galois Field Multiplier”, Πτυχιακή εργασία, τμήμα Μηχανικών Πληροφορικής, ΤΕΙ Δυτικής Μακεδονίας.
- “Υλοποίηση και έλεγχος αλγορίθμου κρυπτογράφησης AES/DES σε OpenCL/Cuda ή OpenGL και εκτέλεση σε GPU συμβατής κάρτας γραφικών”, Πτυχιακή εργασία, τμήμα Μηχανικών Πληροφορικής, ΤΕΙ Δυτικής Μακεδονίας.
- “Υλοποίηση και έλεγχος αλγορίθμου κρυπτογράφησης AES/DES σε OpenCL/Cuda ή OpenGL και εκτέλεση σε GPU συμβατής κάρτας γραφικών”, Πτυχιακή εργασία, τμήμα Μηχανικών Πληροφορικής, ΤΕΙ Δυτικής Μακεδονίας.

B. Πανεπιστημιακή διδασκαλία και εργαστηριακή επίβλεψη στο πανεπιστήμιο του Bradford

- 1991:** Device Modelling in Pspice, Elec. Eng., BEeng 2nd year, 60 hours, 1991.
- 1991:** Project Labs in Telecommunications (ASIC design), Elec. Eng., BEeng 2nd year, 17 hours, 1991.
- 1992:** Design Project (ASIC), Elec. Eng., BEeng 2nd year, 66 hours, 1992.
- 1992:** Enterprise Project (microprocessor-based control system), Elec. Eng., BEeng 2nd year, 90 hours, 1992.
- 1992:** Tutorial & Lab in Digital Processes 2 (FSM design, 68000 real-time design/assembler), Elec. Eng., BEeng 2nd year, 54 hours, 1992.
- 1993:** Tutorial & Lab in Digital Processes 3 + Devices & Device Modelling Tutorial (Electronic Physics + SPICE modelling), Elec. Eng., BEeng 2nd year, 60 hours, 1993.
- 1993:** Design Project (microprocessor-based control), Elec. Eng., BEeng 2nd year, 36 hours, 1993.
- 1993:** Structured Assembler (Motorola MC680xx), Elec. Eng., MEeng real-time systems, BEeng 18 hours, 1993.
- 1994:** Digital Processes 3 (FSM design + 68000 architecture), Elec. Eng. 2nd year, BEeng 60 hours, 1994.
- 1994:** Design Project (microprocessor-based control), Elec. Eng., 2nd year, BEeng 24 hours, 1994.
- 1994:** Senior Teaching Assistant with the PACE Teaching Company Scheme, 1/5/94 - 30/11/94.
- 1994:** Part-time lecturer in the following: Computer Graphics with (Borland) C++, Elec. Eng., EIMC Research Unit (Electronic Imaging and Multimedia Computing), BSc 2nd year, 16 hours, 1994.
- 1994-1995:** Lecturer: "(DSP) Processor Architectures" (DSP theory and design with TMS32xxx), Elec. Eng., BEeng 3rd year + MEeng, 40 hours, 1994-1995.

Γ. Πανεπιστημιακή διδασκαλία και εργαστηριακή επίβλεψη στο πανεπιστήμιο της Οξφόρδης

- Demonstrator and design specialist consultant: ASIC design course & lab, Oxford University, dep. of Engineering Science, BSc final year, 27 hours, April & May 1996.

Δ. Πανεπιστημιακή διδασκαλία και εργαστηριακή επίβλεψη στην Ελληνική ανώτατη εκπαίδευση

- Πλήρης και αυτοδύναμη διδασκαλία του μαθήματος “**ΑΡΧΙΤΕΚΤΟΝΙΚΗ ΚΑΙ ΟΡΓΑΝΩΣΗ Η/Υ**”,

Οκτώβριος 2005 έως Ιούνιος 2007.

- Πλήρης και αυτοδύναμη διδασκαλία του μαθήματος “**ΣΧΕΔΙΑΣΗ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ**”, Οκτώβριος 2005 έως Ιούνιος 2007.
- Πλήρης και αυτοδύναμη διδασκαλία του μαθήματος “**ΣΥΝΔΥΑΣΤΙΚΑ ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ**”, Οκτώβριος 2007 έως σήμερα, ΤΕΙ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ, ΠΑΡΑΡΤΗΜΑ ΚΑΣΤΟΡΙΑΣ.
- Πλήρης και αυτοδύναμη διδασκαλία του μαθήματος “**ΑΚΟΛΟΥΘΙΑΚΑ ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ**”, Οκτώβριος 2007 έως σήμερα, ΤΕΙ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ, ΠΑΡΑΡΤΗΜΑ ΚΑΣΤΟΡΙΑΣ.
- Πλήρης και αυτοδύναμη διδασκαλία του μαθήματος “**ΑΡΧΙΤΕΚΤΟΝΙΚΗ ΥΠΟΛΟΓΙΣΤΩΝ**”, Οκτώβριος 2007 έως σήμερα, ΤΕΙ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ, ΠΑΡΑΡΤΗΜΑ ΚΑΣΤΟΡΙΑΣ.
- Πλήρης και αυτοδύναμη διδασκαλία του μαθήματος “**ΠΡΟΗΓΜΕΝΕΣ ΑΡΧΙΤΕΚΤΟΝΙΚΕΣ**”, Οκτώβριος 2007 έως σήμερα, ΤΕΙ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ, ΠΑΡΑΡΤΗΜΑ ΚΑΣΤΟΡΙΑΣ.
- Πλήρης και αυτοδύναμη διδασκαλία του μαθήματος “**ΠΡΟΓΡΑΜΜΑΤΙΣΜΟΣ ΙΙ**”, (αντικειμενοστραφής προγραμματισμός με την C++) Μάρτιος 2012 έως σήμερα, ΤΕΙ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ, ΠΑΡΑΡΤΗΜΑ ΚΑΣΤΟΡΙΑΣ.
- Πλήρης και αυτοδύναμη προετοιμασία και διδασκαλία του μαθήματος “**ΣΧΕΔΙΑΣΗ ΕΝΣΩΜΑΤΩΜΕΝΩΝ ΣΥΣΤΗΜΑΤΩΝ VLSI**”, (σχεδίαση CMOS VLSI, SoCs, ASICs, FPGAs) Οκτώβριος 2013 έως σήμερα, ΤΕΙ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ, ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΣΤΟΡΙΑΣ.
- Πλήρης και αυτοδύναμη προετοιμασία και διδασκαλία του μαθήματος “**ΣΧΕΔΙΑΣΜΟΣ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ ΜΕ VHDL**”, (σχεδίαση VLSI, SoCs, ASICs, FPGAs) Οκτώβριος 2013 έως σήμερα, ΤΕΙ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ, ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΣΤΟΡΙΑΣ.

12. ΕΜΠΕΙΡΙΑ ΤΕΧΝΟΛΟΓΙΩΝ

A. Λειτουργικά συστήματα

- UNIX-Solaris, LINUX,
- MSDOS, Microsoft Windows
- Embedded VME bus based system Motorola 68xxx

B. Γλώσσες προγραμματισμού υπολογιστών και τρόποι μοντελοποίησης συστημάτων

- Pascal
- C
- Prolog
- OpenCL
- ADA
- UML
- Java
- Standard ML (Meta-language)
- FORTRAN
- INTEL 8088, 8086, 80286, 80386 assembly
- MOTOROLA 68000, 68xxx assembly
- ARM assembly

Γ. Γλώσσες προδιαγραφών-περιγραφής συστημάτων, υλικού

- VHDL
- Verilog
- Handel (βασισμένη στον Occam)
- ABEL

-

Δ. Εργαλείων, περιβαλλόντων σχεδίασης συστημάτων VLSI-ASIC

- Synplicity Synplify/Amplify
- Synopsys Design Compiler, Prime-Time
- Mentor Graphics, Modelsim, Leonardo Spectrum, Precision
- Viewlogic tools
- Cadence Synergy
- Altera Max-Plus
- Xilinx ISE, EDK, HDL Designer, Vivado
- Timing Designer
- ES2 SOLO
- VCS simulator

E. VLSI embedded and off-the-self micro-processors

- ARM cores (ARM7-TDMI)
- Microblaze
- MIPS RISC processors
- LSI Logic DSP cores
- LSI Logic Rapidchip ASIC technology
- Virata Helium
- Texas Instruments DSP processors

Z. Τεχνολογίες ASIC

- LSI Logic
- NEC
- USMC

H. Τεχνολογίες FPGA

- XILINX
- ALTERA

13. ΞΕΝΕΣ ΓΛΩΣΣΕΣ

Άπταιστα Αγγλικά.

14. ΠΑΡΑΚΟΛΟΥΘΗΣΗ ΣΕΜΙΝΑΡΙΩΝ

- "ASIC VLSI design with SOLO 1400", European Silicon Structures Ltd, ΕΜΠ, Αθήνα, Μάρτιος 1990.
- "Orientation to University Teaching Programme", Management Centre, Teaching & Learning Development Unit, University of Bradford, 19 έως 21 Σεπτεμβρίου 1994.
- "Handling Information Overload", Management Centre, Teaching & Learning Development Unit, University of Bradford, 5 έως 6 Ιανουαρίου 1995.
- "Consultancy Skills", University of Bradford, Teaching & Learning Development Unit, Six Flags Hotel, 10 Απριλίου 1995.
- "Rapid Reading", University of Oxford, Staff Development Office, University Offices, Wellington

Square, & Dep. of Continuing Education, Οξφόρδη, 13 Νοεμβρίου 1995.

- "Writing Research Papers, Abstracts and Posters", University of Oxford, Staff Development Office, University Offices, Wellington Square, Οξφόρδη, 16 Νοεμβρίου 1995.
- "Project Management", χρησιμοποιώντας το Microsoft Project για Windows. John Munday & associates. Εγκαταστάσεις LSI Logic Europe, 6 έως 8 Ιανουαρίου 1997, UK.
- "How to Design and Implement Digital Wireless Communications Systems", ένα σεμινάριο για Digital Wireless από τον Ravi Subramanian της Synopsys. Εγκαταστάσεις Hewlett Packard, 24 Φεβρουαρίου 1997.
- "Synopsys Chip Synthesis Course", Synopsys. Τετράημερο, προχωρημένο, εκπαιδευτικό πρόγραμμα: modelling, synthesis, implementation και chip design. Εγκαταστάσεις Synopsys, 7 έως 10 Οκτωβρίου, 1997.
- "Synopsys Spring Seminar", Synopsys, Synthesis tools και design flows, Virginia Water, Berks, 8 Μαΐου, 1998.
- "Static Timing Analysis with PrimeTime", Synopsys. Εγκαταστάσεις Intracom AE, Παιανία Αττικής, 2 έως 6 Αυγούστου 2004.
- "Java Developer Day", Sun Microsystems Hellas. Athens Information Technology Institute, στις εγκαταστάσεις της Intracom, Παιανία Αττικής, 7 Φεβρουαρίου 2007.
- "One day workshop on Synopsys chip design tools", Synopsys. Εγκαταστάσεις Corallia, Μαρούσι Αττικής, 10 Ιουλίου 2008.
- Σεμινάριο στα "Θέματα σε Τεχνολογίες Πλέγματος", Εθνικό Δίκτυο Έρευνας και Τεχνολογίας AE (ΕΔΕΤ), ΤΕΙ Καστοριάς, 12-13 Μαρτίου, 2009.
- "Εκπαιδευτικό/ενημερωτικό σεμινάριο στα Cadence design tools, συμπ. front-end, RTL-low power synthesis, formal verification, mixed-signal design, sign-off, και back-end flow", Cadence. Εγκαταστάσεις Corallia, Μαρούσι Αττικής, 1 Ιουλίου 2009.

15. ΣΥΜΜΕΤΟΧΗ ΣΕ ΕΠΙΣΤΗΜΟΝΙΚΟΥΣ ΟΡΓΑΝΙΣΜΟΥΣ

- Μέλος της επιτροπής προγράμματος των συνεδρίων SEEDA_CECNSM, PCI, PACET, RCITD,
- Διοργανωτής (General Chair) στο διεθνές συνέδριο IEEE SEEDA_CECNSM 2016, 2017, 2018, Καστοριά, Σεπτέμβρης 2016, 2017, 2018.
- Special Session Chair (High-level Synthesis, CAD and Applications) στο συνέδριο Panhellenic Conference in Electronics and Telecommunications PACET 2015, and Social Media, Ιωάννινα, 8-9 Μαΐου, 2015
- Special Session Chair (High-level Synthesis, CAD and Applications) στο συνέδριο International Conference on Computer Science, Computer Engineering, and Social Media, Θεσσαλονίκη, Δεκέμβρης 2014.
- Κριτής άρθρων στο επιστημονικό περιοδικό British Journal of Mathematics and Computer Science
- Μέλος της επιτροπής προγράμματος του επιστημονικού συνεδρίου FPL 2014
- Μέλος της επιτροπής προγράμματος του επιστημονικού συνεδρίου RCITD 2016
- Συντάκτης (Editor) του επιστημονικού περιοδικού (με κριτές) International Journal of Automation and Control Engineering (IJACE), Science and Engineering Publishing Company, <http://www.seipub.org/ijace/> - > Editorial Board
- Αρχι-συντάκτης (Editor-in-Chief) του επιστημονικού περιοδικού (με κριτές) Journal of Software Engineering, Bioinfo Publications
- Αρχι-συντάκτης (Associate Editor-in-Chief) του επιστημονικού περιοδικού (με κριτές) Journal of Next Generation Information Technology (JNIT).
- Συντάκτης (Editor) του επιστημονικού περιοδικού (με κριτές) International Journal of Intelligent Information Processing (IJIP).
- Συντάκτης (Editor) του επιστημονικού περιοδικού (με κριτές) International Journal of Advancements in Computing Technology (IJACT).
- Συντάκτης (Editor) του επιστημονικού περιοδικού (με κριτές) International Journal of Engineering and Industries (IJEI).
- Συντάκτης (Editor) του επιστημονικού περιοδικού (με κριτές) SciFed Journal of Artificial Intelligence.

- Μέλος του Computer Simulation Society.
- Μέλος του Τεχνικού Επιμελητηρίου Ελλάδας (ΤΕΕ).
- Μέλος του Πανελλήνιου Συλλόγου Διπλωματούχων Μηχανολόγων - Ηλεκτρολόγων Μηχανικών.
- Μέλος της Ειδικής Επιστημονικής Επιτροπής Ηλεκτρονικών Συστημάτων του ΤΕΕ.
- Μέλος της οργανωτικής επιτροπής και υπεύθυνος τεχνικής υποστήριξης για το Διεθνές Συνέδριο Εφαρμοσμένης Οικονομικής (ICOAE 2008/2009), Καστοριά, Μάιος 2008 και Μάιος 2009.
- Εξωτερικός κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο διεθνές συνέδριο IEEE/ACM Design Automation Conference
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο διεθνές συνέδριο IEEE International Conference on Electronics, Circuits, and Systems, ICECS 2010.
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο διεθνές συνέδριο IEEE 11th International Conference on Industrial Informatics, Bochum, Germany, July 29-31, 2013.
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο έγκυρο επιστημονικό περιοδικό International Journal of Engineering Practical Research (IJEPR).
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο έγκυρο επιστημονικό περιοδικό: ACM Transactions on Reconfigurable Technology and Systems.
- Αξιολογητής προτάσεων για χρηματοδότηση στο αναπτυξιακό-ερευνητικό πρόγραμμα ΣΥΝΕΡΓΑΣΙΑ της ΓΓΕΤ (2010).
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο έγκυρο επιστημονικό περιοδικό International Journal of Robotics and Automation.
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο έγκυρο επιστημονικό περιοδικό Journal of Signal Processing Systems.
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο έγκυρο επιστημονικό περιοδικό: ELSEVIER, Computer Standards & Interfaces Journal.
- Κριτής-αξιολογητής υποβαλλόμενων ερευνητικών εργασιών, στο έγκυρο επιστημονικό περιοδικό: Circuits and Systems Journal.

16. ΛΟΙΠΗ ΠΡΟΣΦΟΡΑ ΣΤΗΝ ΑΝΩΤΑΤΗ ΕΚΠΑΙΔΕΥΣΗ ΚΑΙ ΣΥΜΜΕΤΟΧΗ ΣΕ ΕΠΙΤΡΟΠΕΣ

- Πρόεδρος του τμήματος Πληροφορικής του Πανεπιστημίου Δυτικής Μακεδονίας, το 2019.
- Αντιπρόεδρος του τμήματος Μηχανικών Πληροφορικής του ΤΕΙ Δυτικής Μακεδονίας, το 2017-2018, και το 2018-2019.
- Αναπληρωτής πρόεδρος του τμήματος Μηχανικών Πληροφορικής του ΤΕΙ Δυτικής Μακεδονίας, το 2013-2015.
- Αναπληρωτής προϊστάμενος του τμήματος Πληροφορικής & Τεχνολογίας Υπολογιστών του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, το 2008-2009, 2009-2010 και 2010-2011.
- Πρόεδρος της επιτροπής φύλαξης του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας το 2009-2010.
- Πρόεδρος της επιτροπής αναλωσίμων του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας το 2008-2009.
- Μέλος της επιτροπής αξιολόγησης των αιτήσεων των εκτάκτων συνεργατών του τμήματος Πληροφορικής & Τεχνολογίας Υπολογιστών του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, από το 2008 έως σήμερα.
- Μέλος της επιτροπής σίτισης του του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, το 2014-2015.
- Μέλος της επιτροπής θέρμανσης του του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, το 2013-2015.
- Μέλος της επιτροπής ωρολογίου προγράμματος του τμήματος Πληροφορικής & Τεχνολογίας Υπολογιστών του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, το 2009-2010.

- Μέλος της επιτροπής πρακτικής άσκησης του τμήματος Μηχανικών Πληροφορικής & Τεχνολογίας Υπολογιστών του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, από 2008 έως σήμερα.
- Μέλος της επιτροπής παραλαβής των νέων κτιρίων του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, το 2009-2010 και 2010-2011.
- Μέλος της επιτροπής κατακτηρίων εξετάσεων του τμήματος Μηχανικών Πληροφορικής & Τεχνολογίας Υπολογιστών του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, το από το 2008 έως σήμερα.
- Προμήθεια ηλεκτρονικού εξοπλισμού, κατασκευής Η.Π.Α. καθώς και σχετικού λογισμικού για τα εργαστηριακά μαθήματα των Ψηφιακών Ηλεκτρονικών στο τμήμα Πληροφορικής & Τεχνολογίας Υπολογιστών του Παραρτήματος Καστοριάς του Α-ΤΕΙ Δυτικής Μακεδονίας, το 2007-2010.

17. ΣΥΓΓΡΑΦΗ ΔΙΔΑΚΤΙΚΟΥ ΥΛΙΚΟΥ ΠΡΟΕΤΟΙΜΑΣΙΑ ΜΑΘΗΜΑΤΩΝ & ΣΗΜΕΙΩΣΕΩΝ

- Προετοιμασία 100% από το μηδέν των παρακάτω μαθημάτων (Θεωρίας και Εργαστηρίων) στο ΤΕΙ Καστοριάς: Συνδυαστικά Ψ. Ηλ., Ακολουθιακά Ψ. Ηλ., Αρχιτεκτονική Υπολογιστών, Προηγμένες Αρχιτεκτονικές, Σχεδιασμός Ενσωματωμένων Συστημάτων VLSI, Σχεδίαση Ψ. Συσ. με VHDL.
- Δημιουργία νέων εργαστηριακών ασκήσεων στα Ψηφιακά Συστήματα με ηλεκτρονικές κάρτες και CAD συστήματα από την Xilinx, κατασκευασμένες στις ΗΠΑ, ανταγωνιστικά των καλύτερων πανεπιστημιακών εργαστηρίων και με ενημέρωση στην πρακτική στην βιομηχανία σε όλον τον κόσμο.
- Συγγραφή ολοκληρωμένων φυλλαδίων εργαστηριακών ασκήσεων με πλήρεις οδηγίες, για το εργαστηριακό μάθημα Συνδυαστικά Ψηφιακά Ηλεκτρονικά, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.
- Συγγραφή ολοκληρωμένων φυλλαδίων εργαστηριακών ασκήσεων με πλήρεις οδηγίες, για το εργαστηριακό μάθημα Ακολουθιακά Ψηφιακά Ηλεκτρονικά, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.
- Συγγραφή σημειώσεων και ασκήσεων για το θεωρητικό μάθημα Συνδυαστικά Ψηφιακά Ηλεκτρονικά, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.
- Συγγραφή σημειώσεων και ασκήσεων για το θεωρητικό μάθημα Ακολουθιακά Ψηφιακά Ηλεκτρονικά, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.
- Συγγραφή σημειώσεων και ασκήσεων για το θεωρητικό μάθημα Αρχιτεκτονική Υπολογιστών, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.
- Συγγραφή ολοκληρωμένων σημειώσεων σε μορφή μικρού βιβλίου για το θεωρητικό μάθημα Προηγμένες Αρχιτεκτονικές, τμήμα Πληροφορικής και Τεχνολογίας Υπολογιστών, ΤΕΙ Δυτικής Μακεδονίας.